Ministerio de Cultura y Educación **(Programa del año 2007)**
Universidad Nacional de San Luis **(Programa en trámite de aprobación)**
Facultad de Ciencias Físico-Matemáticas y Naturales **(Presentado el 26/04/2007 11:41:57)**
Departamento: Informatica
Area: Area II: Sistemas de Computacion

I - Oferta Académica

Materia	Carrera	Plan	Año	Período
ARQUITECTURA DEL PROCESADOR	TCO.U.REDES.COMP.	011/05	2	1c

II - Equipo Docente

Docente	Función	Cargo	Dedicación
GROSSO, ALEJANDRO LEONARDO	Prof. Responsable	P.ADJ EXC	40 Hs
AGUIRRE, GUILLERMO CARLOS	Prof. Co-Responsable	P.ADJ EXC	40 Hs
MOLINA, SILVIA MARTA	Responsable de Práctico	JTP EXC	40 Hs
ARROYUELO BILLIARDI, JORGE A.	Auxiliar de Práctico	A.1RA EXC	40 Hs
ARROYUELO, MONICA DEL VALLE	Auxiliar de Práctico	A.1RA SEM	20 Hs
MALDOCENA, PAULINO DANIEL	Auxiliar de Práctico	A.1RA SEM	20 Hs

III - Características del Curso

Credito Horario Semanal				
Teórico/Práctico	**Teóricas**	**Prácticas de Aula**	**Práct. de lab/ camp/ Resid/ PIP, etc.**	**Total**
0 Hs	2 Hs	4 Hs	0 Hs	6 Hs

Tipificación	Periodo
C - Teoria con prácticas de aula	1 Cuatrimestre

Duración			
Desde	**Hasta**	**Cantidad de Semanas**	**Cantidad de Horas**
12/03/2007	15/06/2007	14	84

IV - Fundamentación

Con esta asignatura se inicia el estudio de un procesador basado en acumulador. El alumno será involucrado en:
*Problemas de representación de los datos que serán manipulados por el procesador; en cómo son los dispositivos físicos que realizan la memorización y manipulación de los datos.
*Cómo se controla la interpretación de las instrucciones del procesador
Esto conformará la base para el entendimiento de arquitecturas de procesadores.

V - Objetivos

*Comprender cómo funcionan los procesadores secuenciales y cómo es su ciclo de instrucción.
*Obtener experiencia en programación de bajo nivel. Comprender como interactúan los procesadores con su medio externo.

VI - Contenidos

PROGRAMA ANALÍTICO Y DE EXAMEN

Unidad N° 1: Sistemas Numéricos y Aritmética

Sistemas numéricos posicionales. Sistema binario, hexadecimal y octal. Cambios de base. Aritmética de números sin signo no fraccionarios. Representación de números negativos: representación signo y magnitud, complemento a uno, complemento a dos. Operación de complementación. Representación de caracteres. Código BCD, ASCII y EBCDIC.

Unidad N° 2: Circuitos Digitales

Operaciones Booleanas: AND, OR, NOT, XOR, NAND, NOR. Circuitos combinacionales: semisumador, sumador completo, substractor completo, multiplexor y demutiplexor, decodificador. Biestables: FF-RS, FF-D.

Unidad N° 3: Organización Básica de una Computadora

Organización de un sistema de computadora: unidad central de procesamiento (CPU), memoria, entrada/salida (I/O) y sistema de interconexión (buses). Organización de la memoria. Organización básica de la CPU: unidad de control, unidad aritmética y lógica, registros y buses internos, ciclo de instrucción.

Unidad N° 4: Lenguaje assembly, assembler y lenguaje de programación

El procesador M6809: arquitectura, tipos de datos, conjunto de instrucciones, formato de instrucción, modos de direccionamiento: inherente, extendido, inmediato, registro indirecto, post-incremento, pre-decremento, indexado, base indexado, relativos: base, a la próxima instrucción y a página. Lenguaje assembly: conceptos generales, sintaxis y pseudo operaciones. Assembler de dos pasadas. Operaciones en tiempo de ensamblado, de carga y de ejecución. Ejemplos de programas en el lenguaje del M6809. Llamadas a subrutina y retornos de subrutina. Uso de la pila. Pasaje de parámetros en la pila a las subrutinas.

Unidad N° 5: Entrada/Salida

Módulos de entrada/salida: interfaz con la CPU e interfaz con el dispositivo. Protocolos de entrada/salida. Entrada/Salida programada. Organización de la entrada/salida: dedicada y embebida en memoria.

Unidad N° 6: Interrupciones.

Concepto de interrupción. Interrupciones del M6809: NMI, FIRQ, IRQ. Localización de los vectores de interrupción. Instrucción de retorno de una interrupción.

VII - Plan de Trabajos Prácticos

Práctico N° 1: Sistemas numéricos

Representación de números en binario. Bases múltiplo de potencias de dos. Representación en binario con bit de signo. Representación binaria en complemento a uno y complemento a dos. Operaciones aritméticas en los distintos sistemas de

representación. Acarreo, overflow. Representación de números en BCD. Código ASCII.

Práctico N° 2: Circuitos digitales

Compuertas lógicas. Expresión lógica. Tablas de verdad. Circuitos lógicos. Expresiones lógicas usando una sola conectiva. Circuitos sumadores, restadores, multiplexores y demutiplexores, decodificadores y codificadores. Biestables, flip-flop R-S, flip-flop D. Decodificación de direcciones de memoria.

Práctico N° 3: Programación assembly en el M6809 (inicial)

Características generales de la arquitectura del M6809. Organización de la memoria. Familiarización con set de instrucciones del M6809 y pseudo instrucciones. Programas en lenguaje assembly simples. Instrucciones aritméticas y lógicas. Instrucciones de control condicional.

Práctico N° 4: Programación assembly en el M6809 (modos de direccionamiento)

Realizar programas en los que se usen los distintos modos de direccionamiento: inmediato, registro, registro indirecto y indexado, relativos: base, a la próxima instrucción y a página.

Práctico N° 5: Programación assembly en el M6809 (subrutinas)

Instrucciones de llamada a subrutina y de retorno de subrutina. Manejo de la pila. Implementación en lenguaje assembly del pasaje de parámetros: en la pila. Pasaje por valor y por dirección.

Práctico N° 6: Programación assembly en el M6809 (traducción a lenguaje de máquina)

Traducción de diferentes tipos de instrucciones. Calcular los desplazamientos que conforman algunas instrucciones y son expresados en complemento a dos.

Práctico N° 7: Entrada / salida

Protocolo entre los dispositivos para hacer una entrada/salida programada. Programas que realicen entrada/salida en forma programada.

VIII - Regimen de Aprobación

Regularización

Para regularizar la materia el alumno deberá cumplir con los siguientes requisitos:
Aprobar dos exámenes parciales. Cada examen parcial tendrá sus correspondiente recuperación.
Para los alumnos que trabajan existe una recuperación adicional por trabajo que sólo puede ser usada para recuperar uno de los dos parciales.

Examen Final

Los alumnos regulares deberán rendir un examen final (que podrá ser oral o escrito) que consistirá en preguntas sobre los temas desarrollados durante el dictado de la materia.

Alumnos libres

Los alumnos que desean rendir libre la materia se deberán poner en contacto con la cátedra con 15 días de anticipación a los efectos de realizar un práctico, el cual contendrá ejercicios similares a los desarrollados en los prácticos durante el dictado de la materia. Aprobando éste trabajo práctico el alumno tendrá derecho a rendir un examen oral con iguales características que

el de los alumnos regulares.

IX - Bibliografía Básica

[1] JHON F. WAKERLEY. Microcomputer Architecture and Programming. Ed. JOHN WILEY AND SONS [1981].
[2] HAYES J. Computer Architecture and Organization. ED. MC. GRAW HILL [1988].
[3] C. WILLIAM GEAR. Computer Organization and Programing. ED. MC. GRAW HILL.
[4] WILLIAM STALLINGS. Computer Organization and Architecture. ED. MACMILLAN.

X - Bibliografia Complementaria

[1] WILLIAM STALLINGS. Computer Organization and Architecture fourth edition. ED. PRENTICE HALL [1996].
[2] JEAN-PIERRE MAINADIER. Estructura y Funcionamiento de los Computadores Digitales. Editorial AC, Madid [1980].

XI - Resumen de Objetivos

*Comprender como están diseñados los procesadores secuenciales y como es su ciclo de instrucción.
*Obtener experiencia en programación de bajo nivel.Comprender como interactúan los procesadores con su medio externo.

XII - Resumen del Programa

Sistemas Numéricos. Representación y aritmética de números enteros. Circuitos Digitales. Circuitos combinacionales básicos. Organización Básica de una Computadora. Unidad central de procesamiento (CPU). Memoria. Entrada / Salida. Organización interna de una CPU. Ciclo de instrucción. Conjunto de instrucciones de un procesador. Lenguaje assembly, assembler. Entrada / Salida. Interfaz con la CPU. Interfaz con los dispositivos.

XIII - Imprevistos

Comunicarse con la cátedra.
Arquitectura del Procesador I.
Departamento de Informática.
Facultad de Cs. Fisico, Matemáticas y Naturales.
Universidad Nacional de San Luis.
Ejercito de los Andes 950. CP 5700.

ELEVACIÓN y APROBACIÓN DE ESTE PROGRAMA	
	Profesor Responsable
Firma:	
Aclaración:	
Fecha:	